

日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

C/10 1X507 41  
09/584, 198  
Seiji HASHIMOTO, ET AL.  
5-31-00

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出願年月日  
Date of Application:

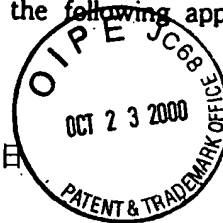
1999年 5月31日

出願番号  
Application Number:

平成11年特許願第151615号

出願人  
Applicant(s):

キヤノン株式会社

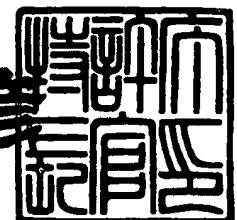


CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 6月23日

特許庁長官  
Commissioner,  
Patent Office

近藤隆彦



【書類名】 特許願

【整理番号】 3969002

【提出日】 平成11年 5月31日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 9/07

【発明の名称】 カラー撮像装置及びそれを用いた撮像システム

【請求項の数】 8

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 橋本 誠二

【特許出願人】

    【識別番号】 000001007

    【氏名又は名称】 キヤノン株式会社

    【代表者】 御手洗 富士夫

【代理人】

    【識別番号】 100065385

    【弁理士】

    【氏名又は名称】 山下 穰平

    【電話番号】 03-3431-1831

【手数料の表示】

    【予納台帳番号】 010700

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

    【包括委任状番号】 9703871

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 カラー撮像装置及びそれを用いた撮像システム

【特許請求の範囲】

【請求項 1】 マトリクス状に配列した複数の画素を有し、該複数の画素に対して、第 1 の色フィルターが斜め方向に配されるとともに、第 2 及び第 3 の色フィルターが水平方向に配されてなる撮像素子と、

前記第 1 の色フィルターが配された、斜め方向の 2 以上の画素の信号を加算する手段と、

前記第 2 の色フィルターが配された、水平方向の 2 以上の画素の信号を加算するとともに、前記第 3 の色フィルターが配された、水平方向の 2 以上の画素の信号を加算する手段と、を備えたカラー撮像装置。

【請求項 2】 請求項 1 に記載のカラー撮像装置において、前記第 1 の色フィルターは G（緑）色の色フィルターであり、前記第 2 及び第 3 の色フィルターは R（赤）及び B（青）色の色フィルターであるカラー撮像装置。

【請求項 3】 請求項 2 に記載のカラー撮像装置において、前記 G 色の色フィルターが配された 2 以上の画素を含む複数の画素で単位セルを構成し、該単位セル内で G 色の色フィルターが配された画素からの信号を加算することを特徴とするカラー撮像装置。

【請求項 4】 請求項 1 ～ 3 のいずれかの記載のカラー撮像装置において、各画素信号を独立に読出す手段と画素信号をそれぞれ色ごとに加算して読出す手段とを切替える切替手段を有することを特徴とするカラー撮像装置。

【請求項 5】 請求項 4 に記載のカラー撮像装置において、斜め方向に第 1 の色フィルターを配した画素からの信号を、垂直信号線の同一方向へ読出すことを特徴とするカラー撮像装置。

【請求項 6】 マトリクス状に配列した複数の画素について、複数ライン単位での、インタレース走査と順次走査とを切り換える走査切替手段を有するカラー撮像装置。

【請求項 7】 マトリクス状に配列した複数の画素を有し、該複数の画素に対して複数色の色フィルターを配し、同一色の色フィルターを配した画素からの

信号を加算して読み出すカラー撮像装置において、

複数ラインに配された一の色の色フィルターが配された 2 以上の画素について加算した画素信号は一の取り出し方向に読み出し、該複数ラインに配された他の色の色フィルターが配された 2 以上の画素について加算した画素信号は別の取り出し方向に読み出すことを特徴とするカラー撮像装置。

【請求項 8】 請求項 1 ～ 7 のいずれかの請求項に記載のカラー撮像装置と、該カラー撮像装置へ光を結像する光学系と、該撮像装置からの出力信号を処理する信号処理回路とを有することを特徴とする撮像システム。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明はカラー撮像装置及びそれを用いた撮像システムに係わり、特に各画素信号を原信号で読出す動作と、加算して読出す動作を選択可能なカラー撮像装置及びそれを用いた撮像システムに関する。

【 0 0 0 2 】

【従来の技術】

デジタルスチルカメラは 2 0 0 万画素の撮像素子が使用されるようになった。これは銀鉛写真画質を追求した結果であって、静止画専用に使われていた。従来 N T S C 用のビデオカメラは 4 0 万画素程度であり、読出し速度はインタレース走査で約 1 3 . 5 M H z、プログレッシブ走査で約 2 7 M H z である。

【 0 0 0 3 】

2 0 0 万画素の撮像素子を動画で使用すると、上記 4 0 万画素の場合の 5 倍の読出し速度になる。

【 0 0 0 4 】

このような読出し速度で読み出しを行うと、消費電力が非常に増大し、また、かかる消費電力増大によるノイズの悪化が生じ、さらに画像処理用のメモリの増大によるコストアップを招く問題があった。

【 0 0 0 5 】

この様な問題を解決するものとして、特開平 9 - 2 4 7 6 8 9 号公報に開示さ

れたカラー撮像装置がある。同公報に示される実施例（公報の図 3）では、 $4 \times 4$  画素を単位として同一色を間引いて読み出し加算している。

【0 0 0 6】

【発明が解決しようとする課題】

この場合、問題になるのは  $4 \times 4$  画素のなかで利用される有効画素が  $1/4$  になっていること、また全体の画素数で考えると  $1/16$  になっていることである。従って、200 万画素の素子の場合  $200 \text{ 万} / 16 \div 12.5$  万画素相当の解像度しか得られない。即ち、利用効率が非常に悪くなり、實際上モニタ程度にしか使うことができない。

【0 0 0 7】

さらに上記特開平 9 - 2 4 7 6 8 9 号公報の実施例（公報の図 2）では複数の画素信号を混合して読出すことが記載されているが、これを CCDで行うには実現性がなく（CCDでは電荷転送なので X-Y 走査の読出しは困難）、また半導体スイッチと光ダイオードで行うには、垂直信号線の KTC ノイズが大きく、良好な S/N が得られない問題がある。

【0 0 0 8】

上述の様に従来技術では画素信号を間引き、また  $4 \times 4$  画素単位による読出しのため、十分な解像度が得られない、S/N が悪いという課題があった。

【0 0 0 9】

また、画素から信号を読み出す場合、従来は 1 行目の画素信号を上側のメモリ、2 行目の画素信号を下側のメモリへ転送していた。従って水平方向の加算は容易であったが垂直及び斜め方向の加算は困難であった。

【0 0 1 0】

本発明は従来技術の課題を解決し、高精細の画像と、それより低解像の動画像を良画質で撮影できるカラー撮像装置を提供することを目的とする。

【0 0 1 1】

【課題を解決するための手段】

本発明のカラー撮像装置は、マトリクス状に配列した複数の画素を有し、該複数の画素に対して、第 1 の色フィルターが斜め方向に配されるとともに、第 2 及

び第 3 の色フィルターが水平方向に配されてなる撮像素子と、前記第 1 の色フィルターが配された、斜め方向の 2 以上の画素の信号を加算する手段と、前記第 2 の色フィルターが配された、水平方向の 2 以上の画素の信号を加算するとともに、前記第 3 の色フィルターが配された、水平方向の 2 以上の画素の信号を加算する手段と、を備えたものである。

【0 0 1 2】

また本発明のカラー撮像装置は、マトリクス状に配列した複数の画素について、複数ライン単位での、インタレース走査と順次走査とを切り換える走査切替手段を有するものである。

【0 0 1 3】

また本発明のカラー撮像装置は、マトリクス状に配列した複数の画素を有し、該複数の画素に対して複数色の色フィルターを配し、同一色の色フィルターを配した画素からの信号を加算して読み出すカラー撮像装置において、複数ラインに配された一の色の色フィルターが配された 2 以上の画素について加算した画素信号は一の取り出し方向に読み出し、該複数ラインに配された他の色の色フィルターが配された 2 以上の画素について加算した画素信号は別の取り出し方向に読み出すことを特徴とするものである。

【0 0 1 4】

本発明の撮像システムは、上記本発明のカラー撮像装置と、該カラー撮像装置へ光を結像する光学系と、該撮像装置からの出力信号を処理する信号処理回路とを有することを特徴とするものである。

【0 0 1 5】

【実施例】

以下、本発明の実施例について図面を用いて詳細に説明する。

【0 0 1 6】

図 1 に本発明のカラー撮像装置による画素信号読出し方法を示す概略説明図である。図 1 では撮像素子の出力は 4 チャンネルあり、撮像素子のマトリクス状に配された各画素のカラーフィルターは市松模様状に配置されており、G（緑）フィルターは市松模様の半分に配され、R（赤）フィルター、B（青）フィルター

は市松模様の残りの半分にそれぞれ半分ずつ配されている。

【0 0 1 7】

高精細読出しの場合（システム 1）は各画素信号が独立に読出される。すなわち、出力 A からは読み出し回路 1 1 により画素信号 G 11, G 13, G 15 . . . が出力され、出力 B からは読み出し回路 1 1 により画素信号 G 22, G 24, G 26 . . . が出力され、出力 C からは読み出し回路 1 2 により画素信号 B 21, B 23, B 25 . . . が出力され、出力 D からは読み出し回路 1 2 により画素信号 R 12, R 14, R 16 . . . が出力される。

【0 0 1 8】

また、低解像読出し（システム 2）では同色画素信号が加算して読出され、G フィルターが配された斜め方向の画素からの信号は読み出し回路 1 1 により 2 行分加算読み出しされ、R 又は B フィルターが配された水平方向の画素からの信号は読み出し回路 1 2 により 2 行分加算読み出しされる。すなわち、出力 A からは読み出し回路 1 1 により画素信号  $G 11 + G 22$ ,  $G 13 + G 24$ , . . .、及び画素信号  $G 15 + G 26$ ,  $G 17 + G 18$ , . . . が出力され、出力 C からは読み出し回路 1 2 により画素信号  $B 21 + B 23$ ,  $B 25 + B 27$ , . . . が出力され、出力 D からは読み出し回路 1 2 により画素信号  $R 12 + R 14$ ,  $R 16 + R 18$  . . . が出力される。なお、ここでは出力 B から信号が出力されていないが、出力 A からは画素信号  $G 11 + G 22$ ,  $G 15 + G 26$ , . . . が出力され、出力 B からは画素信号  $G 13 + G 24$ ,  $G 17 + G 28$  . . . が出力されるようにしてもよい。

【0 0 1 9】

撮像素子は画素数が  $1 0 0 0 V \times 2 0 0 0 H$  の 2 0 0 万画素のハイビジョン用センサーとする。

【0 0 2 0】

システム 1 のハイビジョン動画の場合は、各出力（A, B, C, D）からは各色信号が約 4 0 M H z （2 0 0 万画素  $\times$  6 0 フィールド / 秒  $\times$  (4 / 3)）で出力される（4 / 3 はブランキング期間を考慮したものである。）。システム 1 のハイビジョン静止画（デジタルスチルカメラ）の場合は、例えば 6 枚 / 秒の時は約 4 M H z で出力される。

## 【0021】

次にシステム2はNTSCインタレース走査とすると、4チャンネル出力では約10MHz（インタレース走査で1/2、加算で1/2）（Gの加算信号を1チャンネルで出力する場合は約20MHz）となる。

## 【0022】

システム2の特徴は2つの画素行においてG信号は斜め加算、R、B信号は水平加算としたことである。G信号を斜め加算することにより、G（緑）の解像度はR（赤）、B（青）より2倍の解像度が得られる。

## 【0023】

Gの高域成分を輝度信号の高域成分として利用すれば高解像度が得られるとともに、間引きして捨てる信号がなく、低速駆動で消費電力を減らすことができる。

## 【0024】

図2はCMOSセンサーおよび読み出し回路を示す回路図である。CMOSセンサーは各画素アンプのバラツキとゲート部のリセットノイズがあるのでそのノイズを除去するため出力部に信号用メモリCT<sub>1</sub>とノイズ用メモリCT<sub>2</sub>を設けて、減算処理によりノイズを除去している。

## 【0025】

図2において、破線領域はCMOSセンサーの一画素部を示し、PDはフォトダイオード、MTXは転送用トランジスタ、MRESはリセット用トランジスタ、MSELは画素アンプとなる増幅用トランジスタ、MSELは画素を選択する選択用トランジスタである。リセット用トランジスタMRES、MRVをオンして画素部および垂直出力線のリセットを行った後に画素アンプ、選択用トランジスタMSEL、トランジスタMCT2を介してノイズ用メモリCT<sub>2</sub>にノイズ信号を蓄積する。また、転送用トランジスタMTXをオンして、フォトダイオードPDから光電変換された信号が画素アンプとなる増幅用トランジスタMSELのゲートに転送され、画素アンプ、選択用トランジスタMSEL、トランジスタMCT1を介して信号用メモリCT<sub>1</sub>にノイズ信号成分を含む信号を蓄積する。そして、信号用メモリCT<sub>1</sub>に蓄積されたノイズ信号成分を含む信号と、ノイズ用メモリCT<sub>2</sub>に蓄積されたノイズ信



号とを水平出力線に出力し、減算処理して画素アンプのバラツキとゲート部のリセットノイズ等のノイズ成分が除去された信号を得る。 $\phi$  SEL、 $\phi$  TX、 $\phi$  RES、 $\phi$  RV、 $\phi$  TS、 $\phi$  TNはそれぞれ増幅用トランジスタMSEL、転送用トランジスタMTX、リセット用トランジスタMRES、MRV、トランジスタMCT1、MCT2を制御する制御信号である。また、トランジスタMLは画素アンプMSFの負荷である。 $\phi$  Lは $\phi$  SELと共通に駆動するか、常にHレベルとして抵抗としても良い。

## 【 0 0 2 6 】

図 3 は本発明のカラー撮像装置の回路構成図である。なお図 3 の各画素部は図 2 に示したものと同一構成である。ノイズ除去手段は簡略化のために省略されているが図 2 と同様に、ノイズ用メモリとノイズ信号出力用の水平出力線を設け、減算処理して画素アンプのバラツキとゲート部のリセットノイズ等のノイズ成分が除去された信号を得ることができる。

## 【 0 0 2 7 】

図 3 の上側のメモリ回路は 2 行分の G 信号を蓄積する。また、下側のメモリ回路は 2 行分の R 信号と B 信号を蓄積する。画素 G 11, R 12, B 21, G 22 の信号読み出しを例にとって説明すると、画素 G 11 からの信号は切り換えトランジスタ M G 11 を介してメモリ C G 11 に蓄積され、画素 G 22 からの信号は切り換えトランジスタ M G 12 を介してメモリ C G 22 に蓄積される。そして、画素 B 21 からの信号は切り換えトランジスタ M B 11 を介してメモリ C B 21 に蓄積され、画素 R 12 からの信号は切り換えトランジスタ M R 12 を介してメモリ C R 12 に蓄積される。トランジスタ M A 1 はメモリ C G 11 とメモリ C G 22 とに蓄積された信号を加算するトランジスタ、トランジスタ M A 2 はメモリ C G 13 とメモリ C G 24 とに蓄積された信号を加算するトランジスタ、トランジスタ M A 3 はメモリ C B 21 とメモリ C B 23 とに蓄積された信号を加算するトランジスタ、トランジスタ M A 4 はメモリ C R 12 とメモリ C R 14 とに蓄積された信号を加算するトランジスタである。 $\phi$  T1、 $\phi$  T2、 $\phi$  A は、それぞれトランジスタ M G 11, M G 21, M R 12, M R 22、トランジスタ M G 12, M G 22, M B 11, M B 21、トランジスタ M A 1 ~ M A 4 を制御する制御信号である。また、 $\phi$  hc は水平出力線をリセットするトランジスタ M hc 1 ~ M hc 4 を制御する制御信号である。

## 【 0 0 2 8 】

図 4 に画素信号をメモリへ転送するタイミング図を示し、図 5 にメモリ信号を独立に読出す時と加算して読出す時とのタイミング図を示す。

## 【 0 0 2 9 】

図 4 の期間  $t_1$  で第 1 行目の画素列の制御信号  $\phi RES$ 、 $\phi RV$  を H レベルとしてリセット用トランジスタ MRES、MRV をオンして画素及び垂直出力線のリセットを行う。

## 【 0 0 3 0 】

次に、期間  $t_2$  で第 1 行目の画素列の制御信号  $\phi TX$ 、 $\phi SEL$  を H レベルとして転送用トランジスタ MTX、MSEL をオンし、さらに  $\phi T1$  を H レベルとしてトランジスタ MG11、MG21、MR12、MR22、 $\dots$  をオンして画素 G11、R12、 $\dots$ 、G1(n-1)、R1n で光電変換された信号電荷に対応する信号をメモリ CG11 $\sim$ CG1(n-1)、CR12 $\sim$ CR1n に転送する。なお、不図示のリセットノイズ等のノイズ信号の転送は期間  $t_1$  と期間  $t_2$  との間に行う。

## 【 0 0 3 1 】

次に、期間  $t_3$  で第 2 行目の画素列の制御信号  $\phi RES$ 、 $\phi RV$  を H レベルとしてリセット用トランジスタ MRES、MRV をオンして画素及び垂直出力線のリセットを行う。

## 【 0 0 3 2 】

次に期間  $t_4$  で第 2 行目の画素列の制御信号  $\phi TX$ 、 $\phi SEL$  を H レベルとして転送用トランジスタ MTX、MSEL をオンし、さらに  $\phi T2$  を H レベルとしてトランジスタ MB11、MB21、MG12、MG22 をオンして画素 B21、G22、 $\dots$ 、B2(n-1)、G2n で光電変換された信号電荷に対応する信号をメモリ CB21 $\sim$ CB2(n-1)、CG22 $\sim$ CG2n に転送する。なお、不図示のリセットノイズ等のノイズ信号の転送は期間  $t_3$  と期間  $t_4$  との間に行う。

## 【 0 0 3 3 】

以上の動作で 2 行の画素信号のなかで斜め方向に配列された G 画素からの G 信号は上側のメモリへ蓄積され、R、B 信号は下側のメモリへ蓄積されたことになる。

【 0 0 3 4 】

システム 1 は各画素信号の独立読出しなので、図 5 に示すように  $\phi$  Mode は H レベルとなり、水平走査回路 (H・SR) からの水平シフトパルス  $h_{11} \sim h_{n1}$  と  $h_{12} \sim h_{n2}$  は同相で駆動する。従って、 $2 \times 2$  画素単位の R, B, G 信号が同相で水平出力線へ転送され、出力アンプでノイズが除去され、出力される。

【 0 0 3 5 】

システム 2 は加算読出しなので、 $\phi$  Mode は L レベル、加算パルス  $\phi A$  が H レベルとなる。これによって G は隣接する 2 列の信号が加算され、R と B は 1 列おいた同色信号が加算される。この結果、G は斜め加算され、R と B は水平方向で同色加算されたことになる。すなわち、各々  $G_{11}$  と  $G_{12}$ 、 $G_{13}$  と  $G_{24}$ 、 $\dots$ 、 $G_{1(n-1)}$  と  $G_{2n}$  が加算され、各々  $B_{21}$  と  $B_{23}$ 、 $\dots$ 、 $B_{2(n-3)}$  と  $B_{2(n-1)}$  が加算され、各々  $R_{12}$  と  $R_{14}$ 、 $\dots$ 、 $R_{1(n-2)}$  と  $R_{1n}$  が加算されたことになる。水平出力線への転送は、水平シフトパルス  $h_{11} \sim h_{(n/2)1}$  が H レベル、水平シフトパルス  $h_{12} \sim h_{(n/2)2}$  は L レベルのままの状態で行われる。

【 0 0 3 6 】

本実施例では、G 信号は A チャンネルへ、B 信号は C チャンネルへ、R 信号は D チャンネルへ出力される。B チャンネルは信号が出力されず不使用なので電源がオフに制御される。信号加算はメモリ上で行なったが、加算方法はこれに限らず、メモリ信号を水平出力線で加算してもよい。また画素上で加算しても良い。

【 0 0 3 7 】

図 6 は共通アンプ画素の例を示す図である。図 6 に示すように、 $a_{11}$ 、 $a_{12}$ 、 $a_{21}$ 、 $a_{22}$  は各画素の光電変換部となるフォトダイオード、MSF は共通アンプとなる増幅用トランジスタ、MTX1 $\sim$ MTX4 はフォトダイオードに蓄積された信号電荷を共通アンプの入力部となるフローティングディフュージョン領域 (FD 領域) に転送する転送用トランジスタ、MRES は FD 領域をリセットするリセット用トランジスタ、MSEL は共通アンプ画素を選択する選択用トランジスタである。トランジスタ MSF、MSEL はソースフォロア回路を構成する。かかる共通アンプ画素は 4 つのフォトダイオードからの信号が共通アンプを介して出力され、4 画素で一つの単位セルを構成する。1 つの画素はフォトダイオード、転送用トラン

ジスタを含み、共通アンプ、リセット用トランジスタ、選択用トランジスタからなる共通回路の一部を含んでいる。フォトダイオード a 11, a 22 に G フィルター、フォトダイオード a 21 に B フィルター、フォトダイオード a 12 に R フィルターを配し、転送トランジスタ MTX1, MTX4 をオンすると、フォトダイオード a 11 (G11) とフォトダイオード a 22 (G22) からの信号が共通アンプのゲートで加算され、出力される信号が 2 倍になり  $S/N$  が向上する。共通アンプを 8 画素単位にすると共通アンプのゲートで各色毎 (R, B, G 毎) に加算ができる。

## 【0038】

図 3 のカラー撮像装置の走査としては、ノンインタレース (プログレッシブ) 走査では垂直走査回路 (V・SR) により水平信号線 V 1 と V 2 を一組として走査し、以後水平信号線 V 3 と V 4、水平信号線 V 5 と V 6、のように 2 水平信号線を組として走査する。

## 【0039】

インタレース走査では、第一フィールドでは水平信号線 V 1 と V 2、水平信号線 V 5 と V 6、水平信号線 V 9 と V 10、・・・の組で走査し、第二フィールドでは水平信号線 V 3 と V 4、水平信号線 V 7 と V 8、・・・の組で走査する。この様に走査し、画素信号を加算読出し信号処理をすることで、垂直 500 本の解像度が得られる。

## 【0040】

本実施例では 2 本の画素行で加算を行なったが、それ以上の画素行を加算しても良い。また同様に、水平方向の加算を 2 画素で行なったがそれ以上でも良い。すなわち、システムの要請によって任意に設定することができる。

## 【0041】

図 7 にシステム概略図を示す。同図に示すように、光学系 7 1 を通って入射した画像光は CMOS センサー 7 2 上に結像する。CMOS センサー 7 2 上に配置されている画素アレーによって光情報は電気信号へと変換される。その電気信号は信号処理回路 7 3 によって予め決められた方法によって信号変換処理され、出力される。信号処理された信号は、記録系、通信系 7 4 により情報記録装置により記録、あるいは情報転送される。記録、あるいは転送された信号は再生系 7 7

により再生される。CMOSセンサー72、信号処理回路73はタイミング制御回路75により制御され、光学系71、タイミング制御回路75、記録系・通信系74、再生系77はシステムコントロール回路76により制御される。タイミング制御回路75により独立読出し、加算読出しを選択することができる。

#### 【0042】

前述した高画素読出し（全画素読出し）と低画素読出し（加算読出し）とでは水平と垂直駆動パルスが異なる。従って読出しモード毎にセンサーの駆動タイミング、信号処理回路の解像度処理、記録系の記録画素数を変える必要がある。これらの制御はシステムコントロール回路76で各読出しモードに応じて行われる。また読出しモードで、加算により感度が異なる。例えば高画素読出しに対し加算読出しでは信号量が2倍になる。このままではダイナミックレンジが1/2になるため不図示の絞りを半絞り小さく制御することにより適正信号を得る。この結果、低照度時は1/2の明るさまで撮影可能となる。信号処理回路及び記録系は高精細用と動画像用に別に設けても良い。

#### 【0043】

##### 【発明の効果】

以上説明したように、本発明によれば、画素信号の読出しを、独立読出しと加算読出しを選択することにより、高精細画像と動画像（標準画像あるいは低解像画像）とを切替えることができる。動画像では間引き処理をしないためモアレが少なく、またS/Nが向上し、低消費電力である。

#### 【0044】

また本発明では2行の信号の一部を同一メモリへ転送できる様にしたのでメモリあるいは水平信号線での加算ができるようになった。

##### 【図面の簡単な説明】

#### 【図1】

本発明のカラー撮像装置による画素信号読出し方法を示す概略説明図である。

#### 【図2】

CMOSセンサーおよび読み出し回路を示す回路図である。

#### 【図3】

本発明のカラー撮像装置の回路構成図である。

【図 4】

画素信号をメモリへ転送するタイミングを示すタイミングチャートである。

【図 5】

メモリ信号を独立に読出す時と加算して読出す時のタイミングを示すタイミングチャートである。

【図 6】

共通アンプ画素の例を示す図である。

【図 7】

本発明による撮像システムの概略図である。

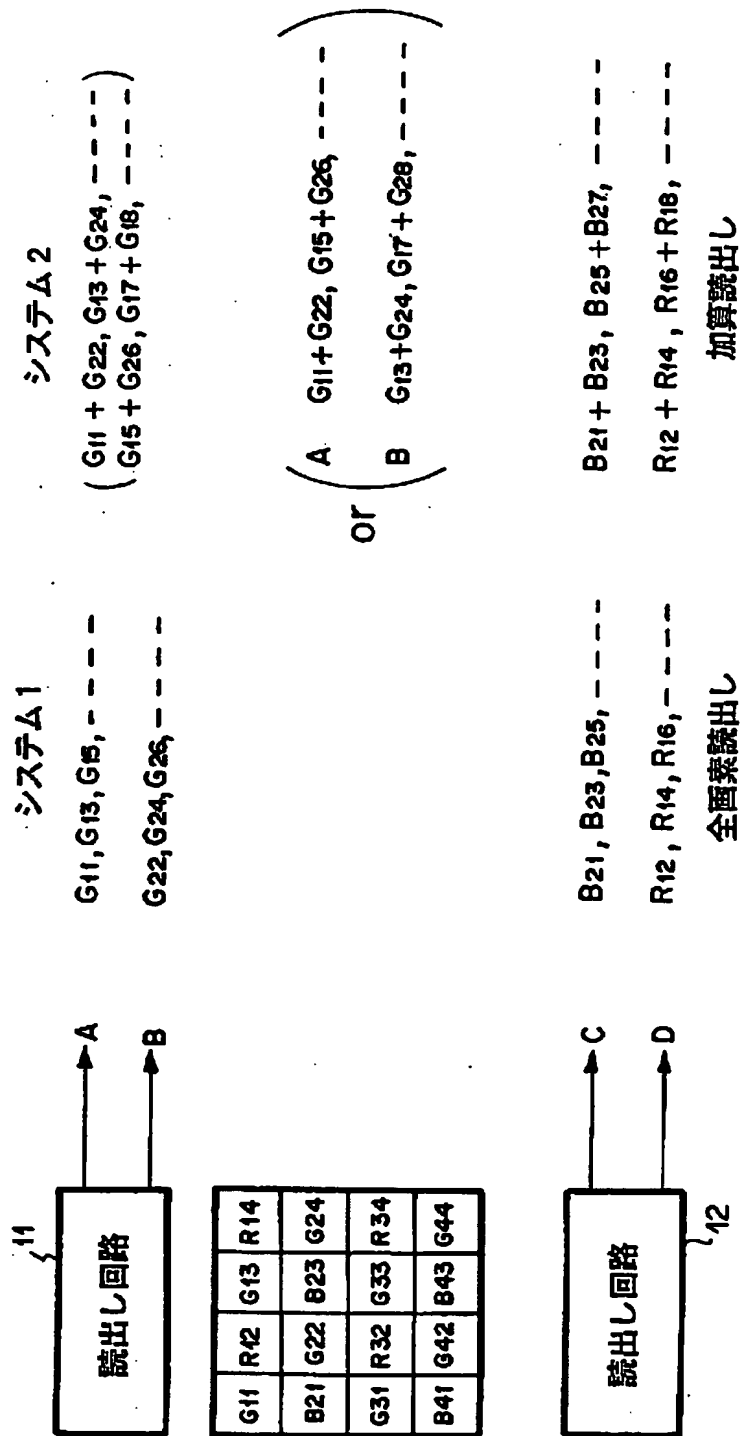
【符号の説明】

1 1, 1 2 読み出し回路

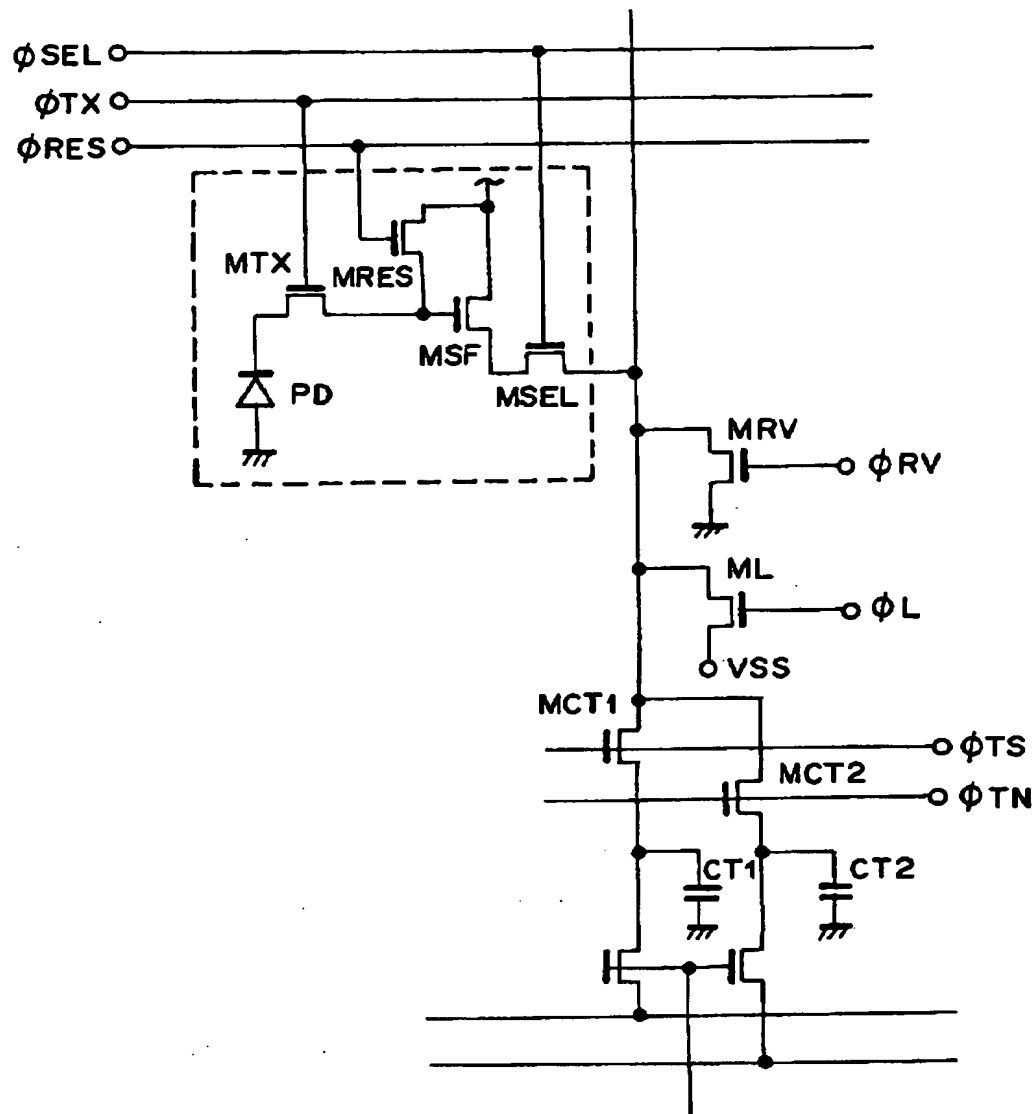
【書類名】

図面

【図 1】

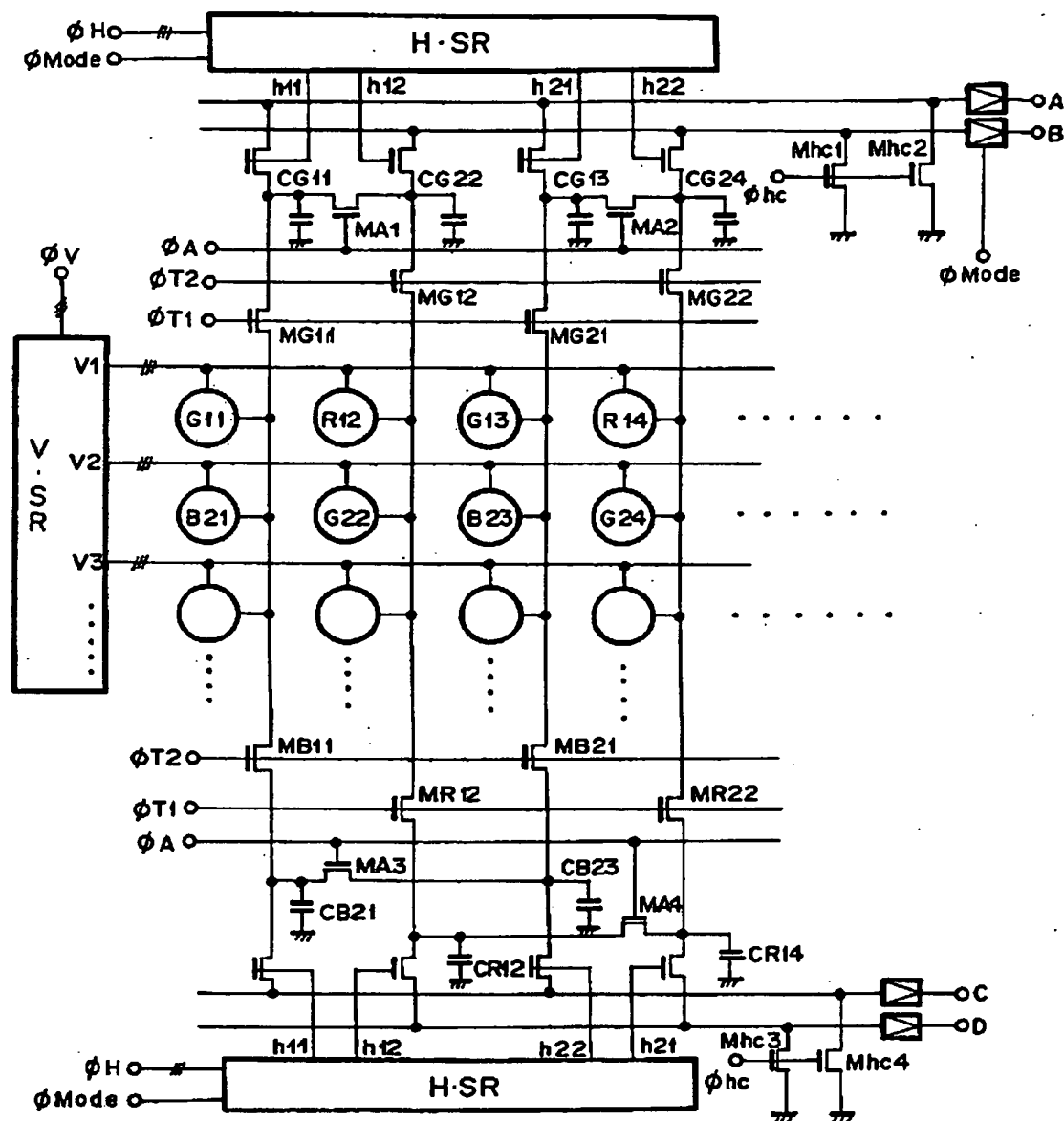


【図 2】

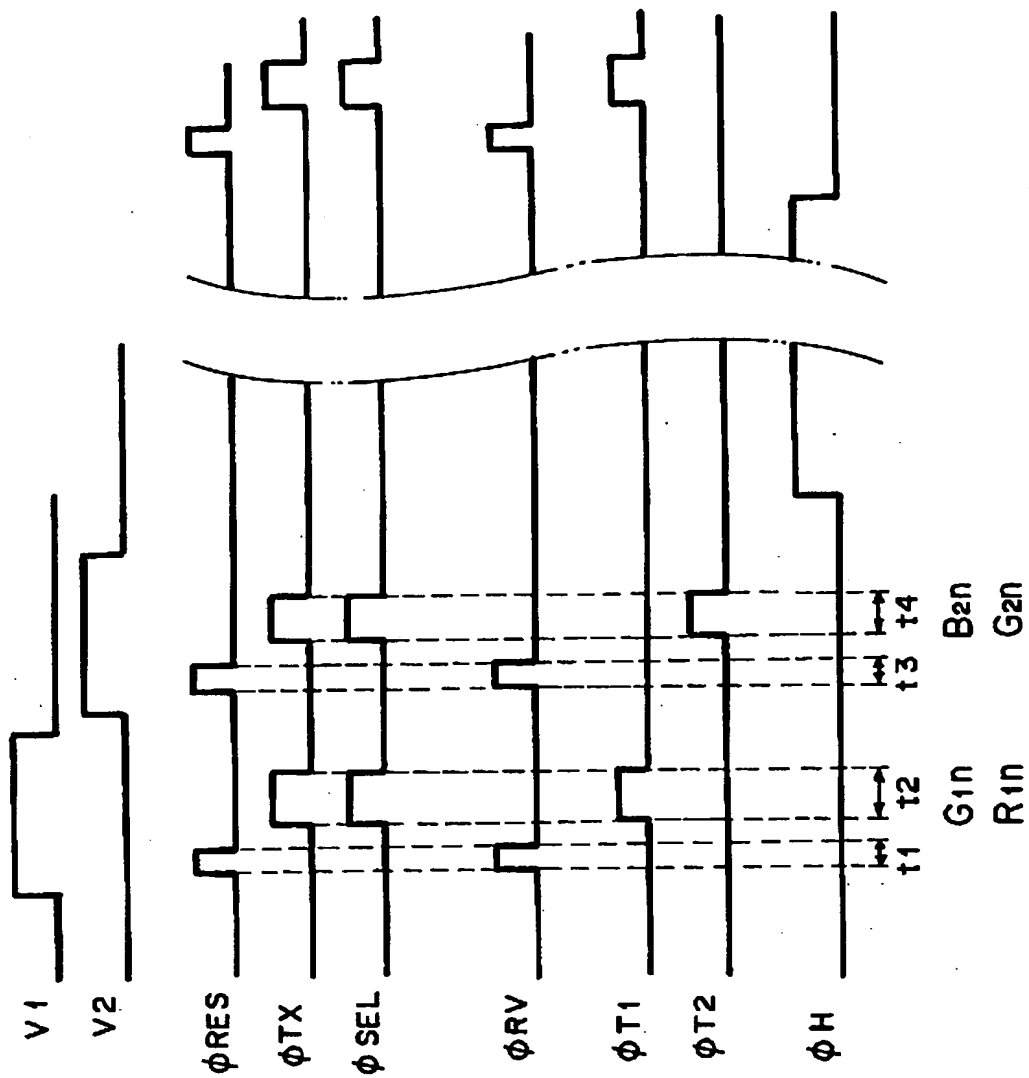




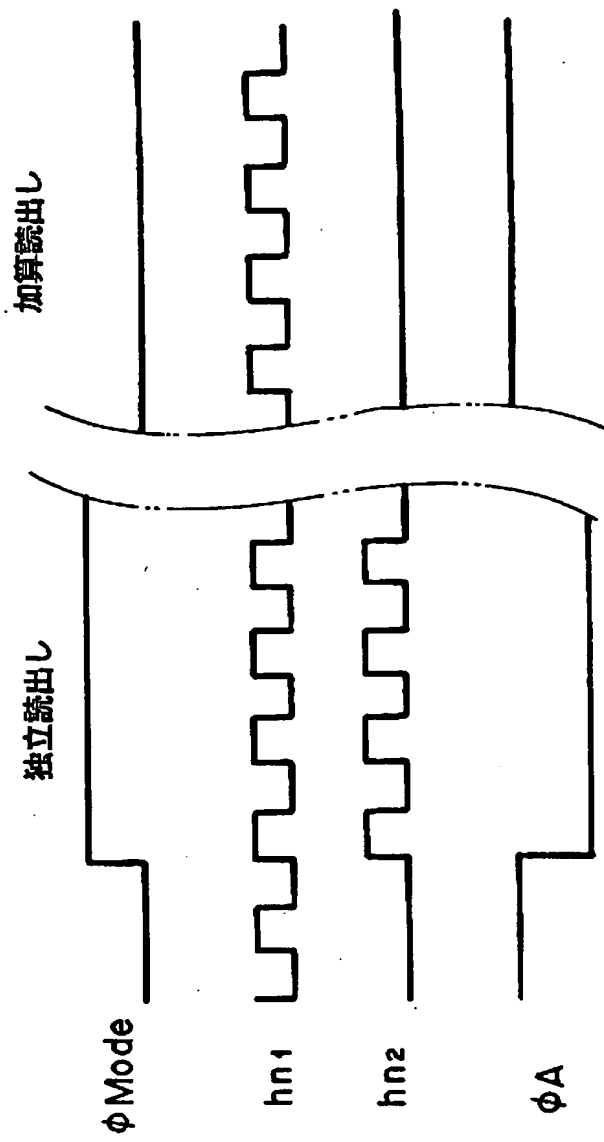
【図 3】



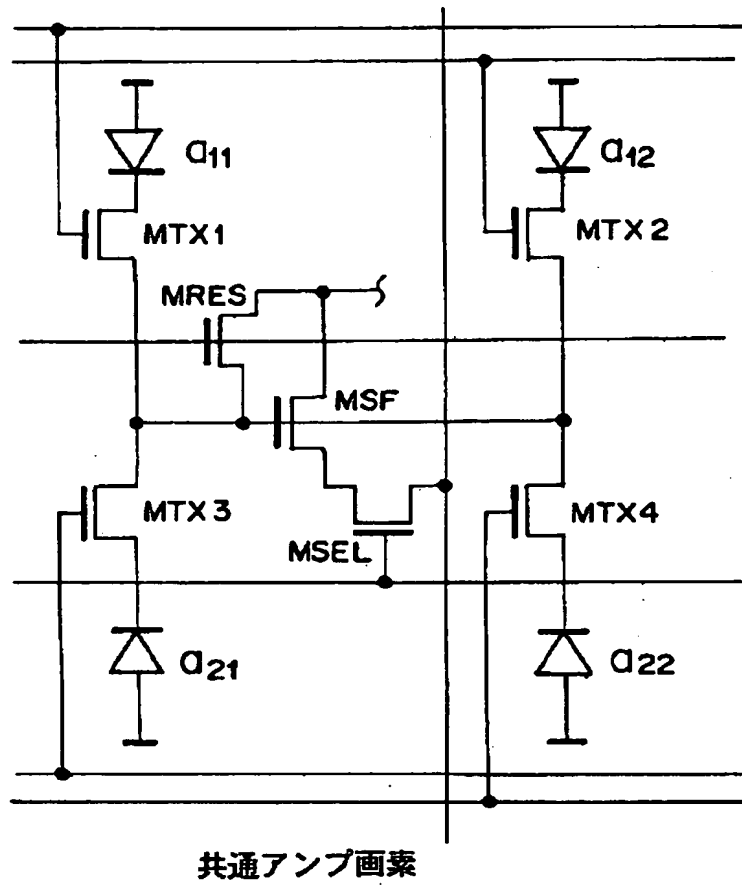
【図 4】



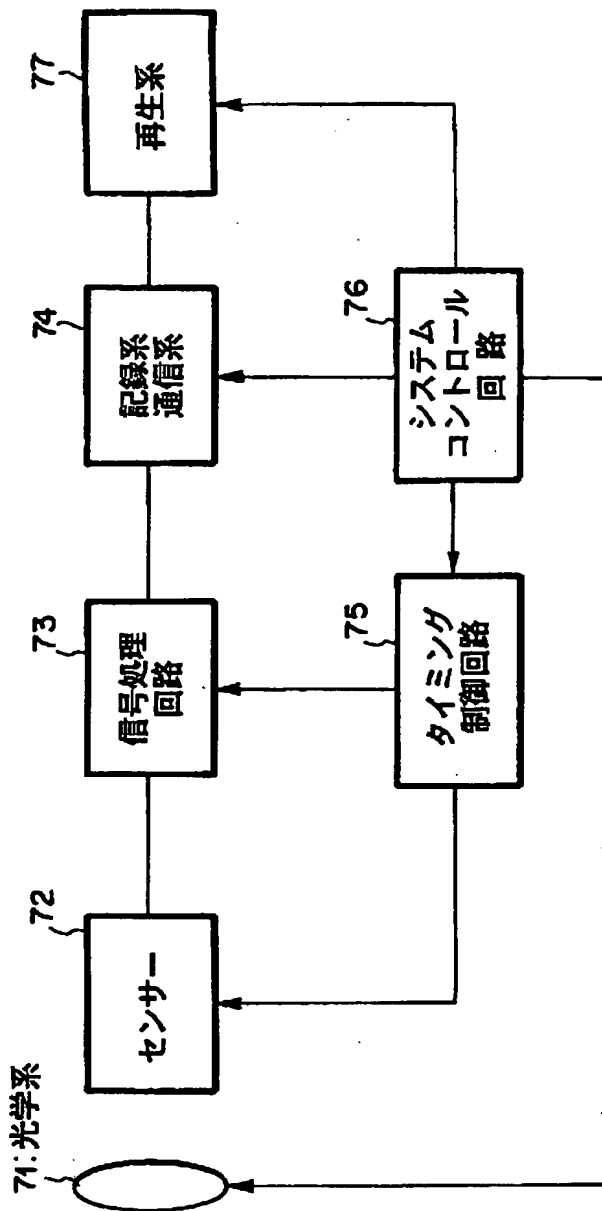
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 高精細の画像と、それより低解像の動画像を良画質で撮影する。

【解決手段】 マトリクス状に配列した複数の画素を有し、複数の画素に対して、第 1 の色フィルター（G）が斜め方向に配され、第 2 及び第 3 の色フィルター（R，B）が水平方向に同一色となるように配されてなる撮像素子と、第 1 の色フィルターが配された、斜め方向の 2 以上の画素の信号を加算する手段と、第 2 の色フィルターが配された、水平方向の 2 以上の画素の信号を加算するとともに、第 3 の色フィルターが配された、水平方向の 2 以上の画素の信号を加算する手段と、を備える。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都大田区下丸子3丁目30番2号
氏 名	キャノン株式会社